

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-285719
(43)Date of publication of application : 12.10.2001

(51)Int.Cl.

H04N 5/335
G01B 11/00
G06K 7/10
H04N 5/225
H04N 7/18

(21)Application number : 2000-096816

(71)Applicant : OMRON CORP

(22)Date of filing : 31.03.2000

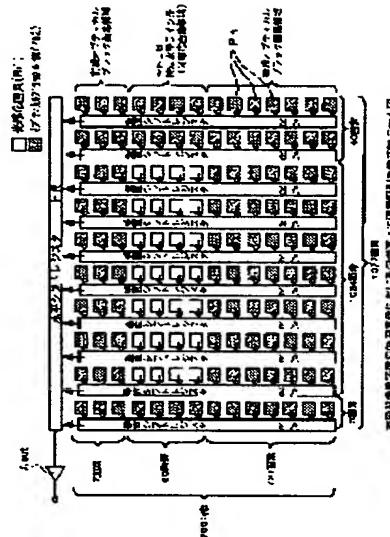
(72)Inventor : KAWACHI MASAHIRO

(54) IMAGE PICKUP DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an image pickup device capable of photographing a long and narrow visual field at a high speed without degrading image quality and being manufactured at a low cost.

SOLUTION: For the drive control of a two-dimensional image pickup element for which a photosensitive pixel area where the specified horizontal line band of a width sufficiently narrower than the total number of horizontal lines is surrounded by optical black pixels is formed, at the beginning of each vertical period, a signal charge fetch processing from light receiving pixels to the vertical shift registers of respective columns, a preceding stage optical black pixel area coping processing for dropping signal charges on the vertical shift registers of the respective columns fetched from a preceding stage optical black pixel area to a horizontal shift register and a photosensitive pixel area coping processing for reading the signal charges on the vertical shift registers of the respective columns fetched from the photosensitive pixel area to the outside by appropriately linking the transfer of the vertical shift registers of the respective columns and the transfer of the horizontal shift register are repeated without interposing the post stage optical pixel area coping processing of an operation similar to a preceding stage in the middle and a one-screen read cycle is shortened.



LEGAL STATUS

[Date of request for examination] 13.03.2001
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-285719

(P2001-285719A)

(43)公開日 平成13年10月12日 (2001.10.12)

(51)Int.Cl.⁷
H 04 N 5/335
G 01 B 11/00
G 06 K 7/10
H 04 N 5/225

識別記号

F I
H 04 N 5/335
G 01 B 11/00
G 06 K 7/10
H 04 N 5/225

テマコード* (参考)
P 2 F 0 6 5
H 5 B 0 7 2
B 5 C 0 2 2
Z 5 C 0 2 4
C 5 C 0 5 4

審査請求 有 請求項の数13 O.L (全 22 頁) 最終頁に続く

(21)出願番号 特願2000-96816(P2000-96816)

(71)出願人 000002945

(22)出願日 平成12年3月31日 (2000.3.31)

オムロン株式会社
京都市下京区塩小路通堀川東入南不動堂町
801番地

(72)発明者 河内 雅弘

京都府京都市右京区花園土堂町10番地 オ
ムロン株式会社内

(74)代理人 100098899

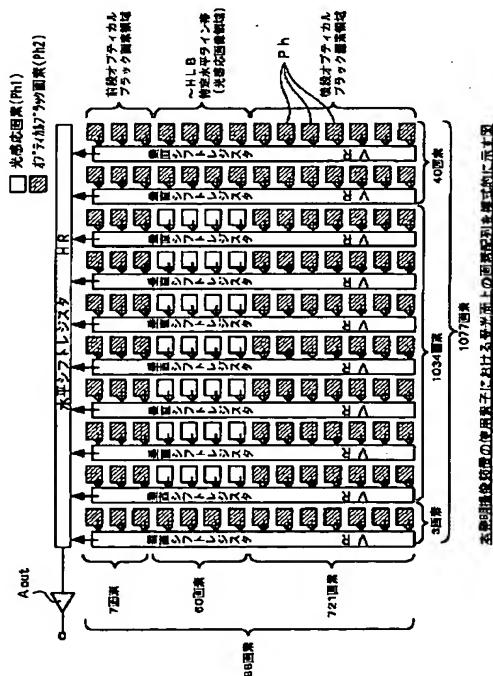
弁理士 飯塚 信市

(54)【発明の名称】 撮像装置

(57)【要約】 (修正有)

【課題】 細長い視野を画質劣化を来さず、高速に撮影でき、しかも低成本に製造可能な撮像装置を得る。

【解決手段】 水平ライン総数より十分に幅の狭い特定水平ライン帯の周囲を、オプティカルブラック画素で囲まれた光感応画素領域を形成した二次元撮像素子の駆動制御を、毎垂直期間の始めに、受光画素から各列の垂直シフトレジスタへの信号電荷取込処理と、前段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を水平シフトレジスタへ落し込ませる前段オプティカルブラック画素領域対応処理と、光感応画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を、各列の垂直シフトレジスタの転送と水平シフトレジスタの転送とを適宜に連繋して外部に読み出す光感応画素領域対応処理とを、前段と同様な動作の、後段オプティカル画素領域対応処理を途中に挟むことなく繰返し、1画面読出し周期を短縮する。



【特許請求の範囲】

【請求項1】 標準的な撮像装置の視野に対応してマトリクス状に配列された受光画素群、各列の垂直シフトレジスタ、並びに、各列の垂直シフトレジスタの出力を一括して受け取る水平シフトレジスタを有し、かつ周囲をオプティカルブラック画素領域とすることにより、水平ライン総数よりも十分に幅の狭い特定水平ライン帯に光感応画素領域を形成してなる二次元画像素子と、

受光画素から各列の垂直シフトレジスタへの信号電荷の取込、各列の垂直シフトレジスタによる信号電荷の垂直転送、並びに、水平シフトレジスタによる信号電荷の水平転送を制御する駆動制御部と、を具備し、

前記駆動制御部は、

毎垂直期間の初めに、受光画素から各列の垂直シフトレジスタへと信号電荷を取り込ませる信号電荷取込処理と、

前段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を水平シフトレジスタへと落し込ませる前段オプティカルブラック画素領域対応処理と、

光感応画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を、各列の垂直シフトレジスタの転送と水平シフトレジスタの転送とを適宜に連繋して外部に読み出させる光感応画素領域対応処理とを、

後段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を水平シフトレジスタへと落し込ませる後段オプティカルブラック画素領域対応処理を途中に挟むことなく繰り返すように構成されており、

それにより、後段オプティカルブラック画素領域対応処理を行わない分だけ、1画面読出周期を短縮する、撮像装置。

【請求項2】 特定水平ライン帯が水平シフトレジスタに近接して配置された二次元画像素子を使用する請求項1に記載の撮像装置。

【請求項3】 前段オプティカルブラック画素領域対応処理は、1水平期間毎に複数段の連続垂直転送を行う動作を、1若しくは2以上の水平期間に亘り、繰り返し行わせる処理を含む、請求項1若しくは2に記載の撮像装置。

【請求項4】 1水平期間毎に複数段の連続垂直転送を行う動作を、水平シフトレジスタの転送を当該水平期間中に亘り停止したまで行う、請求項3に記載の撮像装置。

【請求項5】 光感応画素領域対応処理は、1若しくは2以上の段数の連続垂直転送動作と1水平ライン画素数に相当する段数の連続水平転送動作とを、1水平期間内において時間帯を前後にずらして行わせる処理を含む、請求項1若しくは2に記載の撮像装置。

【請求項6】 請求項1～6のいずれかに記載の撮像装置と、この撮像装置より出力された画像データを入力して、所定の画像処理を実施する画像処理装置と、を備えてなるビジュアル計測装置。

【請求項7】 ビジュアル計測装置が、光切断法応用の変位センサ、三次元センサ、測長センサ、バーコードリーダ等のような細長い視野を必要とするビジュアル計測装置である請求項6に記載のビジュアル計測装置。

【請求項8】 標準的な撮像装置の視野に対応してマトリクス状に配列された受光画素群、各列の垂直シフトレジスタ、並びに、各列の垂直シフトレジスタの出力を一括して受け取る水平シフトレジスタを有し、かつ周囲をオプティカルブラック画素領域とすることにより、水平ライン総数よりも十分に幅の狭い特定水平ライン帯に光感応画素領域を形成してなる二次元画像素子と、受光画素から各列の垂直シフトレジスタへの信号電荷の取込、各列の垂直シフトレジスタによる信号電荷の垂直転送、並びに、水平シフトレジスタによる信号電荷の水平転送を制御する駆動制御部と、を具備し、

前記駆動制御部は、

毎垂直期間の初めに、受光画素から各列の垂直シフトレジスタへと信号電荷を取り込ませる信号電荷取込処理と、

前段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を水平シフトレジスタへと高速に落し込ませる前段オプティカルブラック画素領域対応処理と、

光感応画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を、各列の垂直シフトレジスタの転送と水平シフトレジスタの転送とを適宜に連繋して外部に読み出す光感応画素領域対応処理と、

後段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を水平シフトレジスタへと高速に落し込ませる後段オプティカルブラック画素領域対応処理とを、

繰り返し実行するように構成されており、

それにより、前段並びに後段のオプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を水平シフトレジスタに高速に落とし込ませる分だけ、1画面読出周期を短縮する、撮像装置。

【請求項9】 前段オプティカルブラック画素領域対応処理、および／または、後段オプティカルブラック画素領域対応処理は、1水平期間毎に複数段の連続垂直転送を行う動作を、1若しくは2以上の水平期間に亘り、繰り返し行わせる処理を含む、請求項8に記載の撮像装置。

【請求項10】 1水平期間毎に複数段の連続垂直転送を行う動作を、水平シフトレジスタの転送を当該水平期間中に亘り停止したまで行う、請求項9に記載の撮像装置。

【請求項11】 有効画像対応処理は、1若しくは2以

上の段数の連続垂直転送動作と1水平ライン画素数に相当する段数の連続水平転送動作とを、1水平期間内において時間帯を前後にずらして行わせる処理を含む、請求項8に記載の撮像装置。

【請求項12】 請求項8～11のいずれかに記載の撮像装置と、この撮像装置より出力された画像データを入力して、所定の画像処理を実施する画像処理装置と、を備えてなるビジュアル計測装置。

【請求項13】 ビジュアル計測装置が、光切断法応用の変位センサ、三次元センサ、測長センサ、バーコードリーダ等のような細長い視野を必要とするビジュアル計測装置である請求項12に記載のビジュアル計測装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、変位センサ、3Dセンサ、測長センサ、バーコードリーダ等の細長い視野を必要とするビジュアル計測装置に好適な撮像装置に係り、特に、高速撮影に好適でありかつ低コストに製造が可能な撮像装置に関する。

【0002】

【従来の技術】 昨今、変位センサ、3Dセンサ、測長センサ、バーコードリーダ等のビジュアル計測装置に、従来の一次元撮像素子やPDSに代えて、二次元撮像素子を使用したいとする要望がある。例えば、光切断法応用の変位センサに二次元撮像素子を使用すれば、単に変位情報のみならず、測定対象物の画像そのもの、或いは測定ビームのスポット形状等も確認することができ、測定に際する位置合わせに便利であるほか、例えバーコードリーダ等にあっては、コードの並び方向に対応する受光画素列方向と直交する方向の受光画素列について、積算処理、ピーク抽出処理等の適宜な画像処理技術を適用することにより、この種のビジュアル計測装置に新たな機能（検出感度向上等）を付加することも期待されている。

【0003】 ところで、この種のビジュアル計測装置内蔵の撮像装置に使用される二次元撮像素子としては、コストダウンの観点から比較的安価な普及型二次元撮像素子が使用される。このような普及型二次元撮像素子の受光画素配列は、一般に、標準的な撮像装置（例えば、一般用デジタルスチルカメラ、TV用やHDTV用等のビデオカメラ）の視野縦横比に対応したものとされている。

【0004】 普及型二次元撮像素子であるデジタルスチルカメラ用CCD撮像素子の受光画素配列の一例が図17に模式的に示されている。なお、説明の便宜のために、受光画素の大きさは実際よりもかなり誇張して描かれていることに注意されたい。

【0005】 同図において、Phは標準的な撮像装置の視野に対応して垂直方向788行×水平方向1077列のマトリクス状に配列された受光画素群の各受光画素、

VR (VR1～VRn) は受光画素群を構成する各受光画素Phの出力を各列毎に垂直方向へと転送するn本（この例では、n=1077）の垂直シフトレジスタ、HRは各列の垂直シフトレジスタVRから転送されてくる電荷を受け取ると共にこれを水平方向へと転送する水平シフトレジスタ、Aoutは水平シフトレジスタHRから転送されてくる電荷を外部へ出力するための出力バッファである。

【0006】 受光画素Phの中で図中白抜きにて表された受光画素Ph1は光感応画素であり、図中ハッチングにて塗りつぶされて表された受光画素Ph2はオプティカルブラック画素である。それらの受光画素Ph1, Ph2はいずれもフォトダイオードやフォトトランジスタを基本とした素子構造を有する。垂直並びに水平シフトレジスタVR, HRはCCDを基本とした素子構造を有する。

【0007】 当業者にはよく知られているように、オプティカルブラック画素Ph2とは遮光マスクにより受光不能としたり、製造プロセスにより受光しても電荷が蓄積されないようにしたり、或いは受光により蓄積された電荷を取り出せないように素子構造を改変した受光画素のことで、その出力は受光量に拘わらず常に規定の暗レベルとなる。光感応画素Ph1とはそのような特別の改変を加えていない通常の受光画素のことで、その出力は受光量に応じた明レベルとなる。

【0008】 図17の例では、受光画素群を構成する受光画素Ph(m, n) {m=1～788, n=1～1077} の中で、画面上縁部近傍の7本の水平ライン（水平画素列の意味）に属する受光画素と画面下縁部近傍の2本の水平ラインに属する受光画素は全てオプティカルブラック画素Ph2とされている。それら上縁部7本の水平ライン並びに下縁部2本の水平ラインに挟まれた中央部に位置する779本の水平ラインに属する受光画素Phの大部分は光感応画素Ph1とされている。

【0009】 より厳密に言えば、中央部の779本の水平ラインに属する受光画素Phの中で、画面左縁部近傍の3本の垂直ライン（垂直画素列の意味）に属する受光画素Phと画面右縁部近傍の40本の垂直ラインに属する受光画素Phは全てオプティカルブラック画素Ph2とされている。それら左縁部3本の垂直ライン並びに右縁部40本の垂直ラインに挟まれた中央部に位置する1034本の垂直ラインに属する画素Phは全て光感応画素Ph1とされている。

【0010】 同CCD撮像素子（デジタルスチルカメラ用）における光感応画素領域とオプティカルブラック画素領域との大小関係が実際の画面縦横比で図18に示されている。同図に示されるように、光感応画素領域（779行×1034列）は、受光面全体（788行×1077列）の大部分を占めていることが理解される。

【0011】 このようなCCD撮像素子において、外部

から第1の転送パルス(図19, 20のTP1参照)が与えられると、各垂直ラインに属する受光画素Phの出力(光感応画素Ph1の場合は電子シャッタ開期間の蓄積電荷、又オプティカルブラック画素Ph2の場合には規定の暗レベル相当の(ほぼ)ゼロ電荷)は隣接する垂直シフトレジスタVRの該当ステージへと転送される。外部から第2の転送パルス(図19, 20のTP2参照)が与えられると、各垂直シフトレジスタVRは図中上方へ1ステージ分だけシフトされ、各垂直シフトレジスタVRの先頭ステージに格納された電荷は水平シフトレジスタHRの該当ステージへと転送される。外部から第3の転送パルス(図19, 20のTP3参照)が与えられると、水平シフトレジスタHRは1ステージ分だけ図中上方へシフトされ、水平シフトレジスタHRの先頭ステージに格納された電荷は出力部Aoutを介して外部へと出力される。

【0012】なお、図20では、第1乃至第3の転送パルスTP1～TP3はそれぞれ単相1個のパルスとして描かれているが、実際には、それらの転送パルスTP1～TP3はいずれも多相パルスで構成されることが多い。そのため、多相パルスで構成されている場合には、1個のパルスと言う表現は、単相1個のパルスと等価な一連の多相パルスのことを意味するものと理解されたい。

【0013】このようにして、二次元撮像素子から得られる映像信号のフォーマットが図20に示されている。なお図中、1垂直期間毎の映像信号(上段)の1ライン分の出力データには、それぞれそのデータが何ライン目の受光画素Phに対応するかを示す数値が、また各水平期間毎の詳細な映像信号(下段)の1受光画素分の出力データには、そのデータに対応する受光画素Phの座標を示すアドレスが、それぞれ付されている。

【0014】まず最初の垂直期間が開始され、垂直ブランкиング期間内に第1の転送パルスTP1が出力される。この転送パルスTP1は各受光画素Phに同時に与えられ、それぞれの受光画素Phに蓄積された電荷が対応する垂直シフトレジスタVR1～VRn(この例では、n=1077)に一齊に転送される。

【0015】次に、第1の水平期間が開始され、水平ブランкиング期間内に、各垂直シフトレジスタVR1～VRnに第2の転送パルスTP2が与えられる。この転送パルスTP2により、各垂直シフトレジスタVR1～VRn内の信号電荷は1画素ずつシフトされて、一番先頭の1ライン分の信号電荷(図中、アドレス(1, 1)(1, 2)…(1, n)の受光画素に対応する電荷)が水平シフトレジスタHR側へと転送される。

【0016】次いで、1水平期間が終了するまでの間に、水平シフトレジスタHRに対し、第3の転送パルスTP3がn個連続して与えられる。これにより水平シフトレジスタHR内に蓄積された1ライン分の信号電荷は

1画素ずつシフトされ、最前方の電荷より順次出力される。

【0017】以下同様にして、各水平期間毎に各垂直シフトレジスタVR1～VRnに転送パルスTP2が与えられて、1ライン分の信号電荷が水平シフトレジスタHRへと転送された後、水平シフトレジスタHR側にn個の転送パルスTP3が与えられて前記転送された1ライン分の信号電荷が1画素ずつ出力される。この水平期間がm(この例では、m=788)回繰り返されることにより1垂直期間が終了する。

【0018】ところで、この種のCCD撮像素子の使われ方には、CCD撮像素子の受光面全体(全本数の水平ライン領域)を有効画像領域とする場合と、受光面の一部(特定本数部分の水平ライン領域)のみを有効画像領域とする場合がある。前者は例えば風景画像生成のための一般用カメラによる撮影の場合であり、後者は例えば垂直方向に比べて水平方向に大きな分解能を要する計測用画像生成のための計測用カメラ(例えば、変位センサ、3Dセンサ、測長センサ、バーコードリーダの検出ヘッド部に相当)による撮影の場合である。

【0019】上述のCCD撮像素子にあっては、受光面全体の画像が不要な後者の場合においても、一コマの撮影が完了する毎に、全水平ライン上の電荷を全て残らず外部へ出力乃至排出せねばならない。前回コマの撮影時の電荷が垂直若しくは水平シフトレジスタVR、HR上に残っていれば、次回コマの撮影時に新たな電荷が重畳されて、所謂二重撮りが生ずるからである。このことは、全水平ライン上の電荷を1水平ラインずつ順次に出力する手法を採用し、かつ1水平ライン当たりの出力時間(時間)を一定とする限り、相前後するコマ撮りの間には水平ライン総数に比例した一定時間が必要となり、連続撮影におけるコマ撮り周期にはおのずと限界があることを意味している。

【0020】

【発明が解決しようとする課題】より高速な撮影を可能とするための一つの解決策としては、そのような計測用の細長い長方形視野に合うような、水平ライン総数の少ない(例えば、60～70本程度)専用のCCD撮像素子を使用することが挙げられる。しかし、このようなCCD撮像素子は特注品となるため、開発費が大きいことに加えて、開発期間も長く、コストアップとなることは避けがたい。

【0021】他の解決策としては、特開平10-191176号公報に開示された撮像装置のように、受光面全体の画像のうちで不要な部分に相当する画像について、複数水平ライン分の電荷を水平シフトレジスタ上で加算して一括出力することが挙げられる。

【0022】しかし、このような手法を採用したとしても、不要画像領域には撮影された受光電荷が存在する以上、一度に加算可能な水平ライン数は精々数ライン程度

に過ぎず、これを越えると水平シフトレジスタの電荷飽和によりスミヤが発生して画像劣化の原因となる。このため、変位センサや3Dセンサ等に好適な有効画像領域が水平ライン総数の例えれば20%程度と言った極めて細長い有効画像領域（換言すれば、大部分が不要画像領域）を想定すると、さほど、撮影速度の高速化には寄与しない。

【0023】この発明は、上述の問題点に着目してなされたものであり、その目的とするところは、細長い視野を画質劣化を来すことなく高速に撮影することができ、しかも低コストに製造が可能な撮像装置を提供することにある。

【0024】この発明の他の目的とするところは、細長い視野から必要な解像度で高速に画像データを取得して高速応答で計測処理を実施することができ、しかも低コストに製造が可能なビジュアル計測装置（例えは、光切断法応用の変位センサ、3Dセンサ、測長センサ、バーコードリーダ等）を提供することにある。

【0025】

【課題を解決するための手段】本発明の撮像装置は、本発明者等が提案した新規な構成を有する二次元撮像素子と、この撮像素子を駆動するための専用の駆動制御部とを備えている。

【0026】二次元撮像素子は、標準的な撮像装置の視野に対応してマトリクス状に配列された受光画素群、各列の垂直シフトレジスタ、並びに、各列の垂直シフトレジスタの出力を一括して受け取る水平シフトレジスタを有する。

【0027】『標準的な撮像装置』には、少なくとも、一般用のデジタルスチルカメラやビデオカメラ等が含まれる。現行製品について見ると、デジタルスチルカメラ用の二次元撮像素子の一例としては、垂直方向788画素×水平方向1077画素の受光画素配列を有するものが存在する。同様にして、ビデオカメラ用の二次元突像像素子の一例としては、垂直方向500行×水平方向500～700列の受光画素配列を有するものが存在する。

【0028】二次元撮像素子の受光面上における水平ライン総数よりも十分に幅の狭い特定水平ライン帯には、周囲をオプティカルブラック画素領域とすることにより、光感応画素領域が形成されている。

【0029】ここで言う『十分に幅の狭い』とは、本発明素子が使用される変位センサ、3Dセンサ、測長センサ、バーコードリーダ等の細長い長方形視野を考慮して定義したものである。変位センサや3Dセンサに関する現行製品を想定すると、特定水平ライン帯を構成するライン本数は水平ライン総数の約20%以下とされることが多い。このような細長い視野を長手方向の解像度を維持しつつ高速に撮影できれば、光切断法を基本原理とする変位センサ、3Dセンサ、測長センサ、バーコードリーダの撮像素子として極めて好適なものとなる。ここ

で、3Dセンサは、光切断法応用の変位センサを用い、変位センサと計測対象物とを変位センサのスリットビームの長手方向に対して垂直方向に相対移動させつつ各部の高さ情報を取得することにより、計測対象物の表面の三次元的形状を計測するセンサである。測長センサは、平行光線からなるスリットビームを形成し、このスリットビームを二次元撮像素子の受光面に投影し、計測対象物がスリットビームの一部を遮光した場合に受光面上に生じる影の領域の長さから対象物のスリットビームを遮光した部分の長さを計測するセンサである。

【0030】例えは、変位センサの課題として、計測状態のスポット光（スリット光の場合もある）画像が視認できることから、正常に計測できているか不安があつたが、このような細長い視野を有する二次元撮像素子を使用すると、①スポット光、②ワークの生画像、③スポット光と生画像との重ね合わせ等が自在に可能となるため、計測状態の視覚的な確認が可能となる。その他の変位センサとしての効果としては、長手方向と直交する方向へと画像を平均化することで、ワーク表面のヘアライン等の影響が低減され、計測結果が安定すること等が挙げられる。

【0031】また、『オプティカルブラック画素』とは、遮光マスクにより受光不能としたり、受光しても電荷が蓄積されないようにしたり、或いは受光により蓄積された電荷が取り出せないように改変した受光画素のこととで、その出力は受光量に拘わらず常に規定の暗レベルとなる。一方、『光感応画素』とは、そのような特別の改変を加えていない通常の受光画素のことと、その出力は受光量に応じた明レベルとなる。

【0032】駆動制御部の基本的な機能は、受光画素から各列の垂直シフトレジスタへの信号電荷の取込、各列の垂直シフトレジスタによる信号電荷の垂直転送、並びに、水平シフトレジスタによる信号電荷の水平転送を制御するものである。

【0033】より詳細には、この駆動制御部には、毎垂直期間の初めに、受光画素から各列の垂直シフトレジスタへと信号電荷を取り込ませる信号電荷取込処理と、前段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を水平シフトレジスタへと落し込ませる前段オプティカルブラック画素領域対応処理と、光感応画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を、各列の垂直シフトレジスタの転送と水平シフトレジスタの転送とを適宜に連繋して外部に読み出させる光感応画素領域対応処理とを、後段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を水平シフトレジスタへと落し込ませる後段オプティカルブラック画素領域対応処理を途中に挟むことなく繰り返すように構成されている。

【0034】以上の構成よりなる撮像装置によれば、光

感応画素領域に属する受光画素群は、撮影対象となる細長い被写体領域からの光像に感応して受光量に対応した電荷を生成する。前段および後段オプティカルブラック画素領域に属する受光画素群は、撮影対象となる細長い被写体領域以外から到来する光像には感応しないから、電荷を全く又は殆ど生成しない。

【0035】各列の垂直シフトレジスタのステージのうちで、光感応画素領域に位置するステージには受光量に対応した電荷が転送格納される。前段および後段オプティカルブラック画素領域に位置するステージには全く又は殆ど電荷が転送格納されない。

【0036】駆動制御部が動作すると、前段オプティカルブラック画素領域に統一して光感応画素領域からの電荷が全て読み出された時点で、後段オプティカルブラック画素領域からの電荷読み出しを待つことなく、直ちにシャッタを開いて上書き露光が行なわれ、以後、前段オプティカルブラック画素領域および光感応画素領域からの電荷読み出しと後段オプティカルブラック画素領域からの電荷に対する上書き露光とが繰り返される。

【0037】このとき、光感応画素領域の電荷を全て読み出してしまうと、後段オプティカルブラック画素領域に属する垂直シフトレジスタの各ステージの電荷は殆どゼロの状態となるから、その上から上書き露光を行っても、実質的に二重撮りの問題は生じない。

【0038】そのため、後段オプティカルブラック画素領域の電荷読み出しを行わない分だけ1画面分の電荷の読み出し所要時間を短縮することで、コマ撮り周期を短縮して一層の高速撮影を行うことが可能となる。加えて、二次元摄像素子それ自体は既存の素子に軽微な改造を加えるだけであるから、低コストに製造可能であり、摄像装置全体の価格を押し上げることもない。

【0039】本発明摄像装置の好ましい実施の形態においては、光感応画素領域が設けられる特定水平ライン帶は、水平シフトレジスタに近接して配置される。

【0040】水平シフトレジスタと特定水平ライン帶（光感応画素領域）との間に挟まれて存在する前段オプティカルブラック画素領域については、全ラインを一縦めにするにせよ、或いは複数ライン毎に何回かに分けるにせよ、その全てを必ず読み出さねばならない。したがって、前段オプティカルブラック画素領域のライン総数が少ないほど、有効画像読み出し開始に至る時間が短縮化される。また、十分に幅の狭い特定水平ライン帶が水平レジスタに近接して配置されているので、電荷読み出し時間の発生しない後段オプティカルブラック画素領域が水平ライン総数の大部分を占めることになり、1画面分の電荷の読み出し所要時間が大幅に短縮される。

【0041】本発明摄像装置の好ましい実施の形態においては、前段オプティカルブラック画素領域対応処理は、1水平期間毎に複数段の連続垂直転送を行う動作を、1若しくは2以上の水平期間に亘り、繰り返し行わ

せる処理を含んでいる。これにより、前段オプティカルブラック画素領域から得られる不要画像を水平シフトレジスタへと高速に排出することができる。

【0042】さらに、好ましい実施の形態においては、この水平シフトレジスタへの電荷落とし込みは、1水平期間毎に複数段の連続垂直転送を行う動作を、水平シフトレジスタの転送を当該水平期間中に亘り停止したままで行なわれる。これにより、目的とする複数ラインの落とし込み完了毎に、蓄積された電荷が映像信号中に出力されるため、映像信号に基づく画像処理が簡単となる。

【0043】本発明摄像装置の好ましい実施の形態においては、光感応画素領域対応処理は、1若しくは2以上の段数の連続垂直転送動作と1水平ライン画素数に相当する段数の連続水平転送動作とを、1水平期間内において時間帯を前後にずらして行わせる処理を含んでいる。これにより、同一列同士の電荷を必要段数重畠しつつ、目的とする有効画像を所望の解像度や輝度で取得することが可能となる。

【0044】本発明のビジュアル計測装置は、以上述べた摄像装置と、この摄像装置より出力された画像データを入力して、所定の画像処理を実施する画像処理装置と、を備えてなるものである。これにより、細長い視野から必要な解像度で高速に画像データを取得して高応答で計測処理を実施することができ、しかも低コストに製造が可能なビジュアル計測装置（例えば、光切断法応用の変位センサ、3Dセンサ、測長センサ、バーコードリーダ等）を提供することができる。

【0045】本発明の他の摄像装置は、同様にして、本発明者等が提案した新規な構成を有する二次元摄像素子と、この摄像素子を駆動するための専用の駆動制御部とを備えている。

【0046】二次元摄像素子は、標準的な摄像装置の視野に対応してマトリクス状に配列された受光画素群、各列の垂直シフトレジスタ、並びに、各列の垂直シフトレジスタの出力を一括して受け取る水平シフトレジスタを有する。

【0047】二次元摄像素子の受光面上における水平ライン総数よりも十分に幅の狭い特定水平ライン帶には、周囲をオプティカルブラック画素領域とすることにより、光感応画素領域が形成されている。

【0048】駆動制御部の基本的な機能は、受光画素から各列の垂直シフトレジスタへの信号電荷の取込、各列の垂直シフトレジスタによる信号電荷の垂直転送、並びに、水平シフトレジスタによる信号電荷の水平転送を制御するものである。

【0049】より詳細には、この駆動制御部には、毎垂直期間の初めに、受光画素から各列の垂直シフトレジスタへと信号電荷を取り込ませる信号電荷取込処理と、前段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を水平シフトレジス

タへと高速に落し込ませる前段オプティカルブラック画素領域対応処理と、光感応画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を、各列の垂直シフトレジスタの転送と水平シフトレジスタの転送とを適宜に連繋して外部に読み出す光感応画素領域対応処理と、後段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタ上の信号電荷を水平シフトレジスタへと高速に落し込ませる後段オプティカルブラック画素領域対応処理とを、繰り返し実行するように構成されている。

【0050】以上の構成よりなる撮像装置によれば、光感応画素領域に属する受光画素群は、撮影対象となる細長い被写体領域からの光像に感応して受光量に対応した電荷を生成する。前段および後段オプティカルブラック画素領域に属する受光画素群は、撮影対象となる細長い被写体領域以外から到来する光像には感応しないから、電荷を全く又は殆ど生成しない。

【0051】各列の垂直シフトレジスタのステージのうちで、光感応画素領域に位置するステージには受光量に対応した電荷が転送格納される。前段および後段オプティカルブラック画素領域に位置するステージには全く又は殆ど電荷が転送格納されない。

【0052】駆動制御部が動作すると、前段および後段のオプティカルブラック画素領域の電荷については、複数水平ライン分を纏めて一括読み出しされる。このとき、各列の垂直シフトレジスタの前段および後段オプティカルブラック画素領域に属するステージの格納電荷は殆どゼロであるから、原理的には、水平シフトレジスタの各ステージにおいて何ライン分の電荷を加算しても、水平シフトレジスタのいずれかのステージにおいて電荷が飽和する虞はない。そのため、不要な水平ラインの電荷については一纏めに加算して可及的速やかに読み出す一方、光感応画素領域である特定水平ライン帶の電荷については1ライン乃至数ラインづつ好みの精度で読み出すことにより、1画面分の電荷の読み出し所要時間を短縮することで、コマ撮り周期を短縮して高速撮影を行うことが可能となる。

【0053】本発明撮像装置の好ましい実施の形態においては、前段オプティカルブラック画素領域対応処理、および/または、後段オプティカルブラック画素領域対応処理は、1水平期間毎に複数段の連続垂直転送を行う動作を、1若しくは2以上の水平期間に亘り、繰り返し行わせる処理を含んでいる。これにより、前段および/または後段オプティカルブラック画素領域から得られる不要画像を水平シフトレジスタへと高速に排出することができる。

【0054】さらに、好ましい実施の形態においては、この水平シフトレジスタへの電荷落とし込みは、1水平期間毎に複数段の連続垂直転送を行う動作を、水平シフトレジスタの転送を当該水平期間中に亘り停止したま

で行なわれる。これにより、目的とする複数ラインの落とし込み完了毎に、蓄積された電荷が映像信号中に出力されるため、映像信号に基づく画像処理が簡単となる。

【0055】本発明撮像装置の好ましい実施の形態においては、有効画像対応処理は、1若しくは2以上の段数の連続垂直転送動作と1水平ライン画素数に相当する段数の連続水平転送動作とを、1水平期間内において時間帯を前後にずらして行わせる処理を含んでいる。これにより、同一列同士の電荷を必要段数重畠しつつ、目的とする有効画像を所望の解像度で取得することが可能となる。

【0056】本発明のビジュアル計測装置は、以上述べた撮像装置と、この撮像装置より出力された画像データを入力して、所定の画像処理を実施する画像処理装置と、を備えてなるものである。これにより、細長い視野から必要な解像度で高速に画像データを取得して高応答で計測処理を実施することができ、しかも低コストに製造が可能なビジュアル計測装置（例えば、光切断法応用の変位センサ、3Dセンサ、測長センサ、バーコードリーダ等）を提供することができる。

【0057】

【発明の実施の形態】この発明の一実施形態であるビジュアル計測装置（例えば、光切断法応用の変位センサ、三次元センサ、等）の電気的なハードウェア構成を示すブロック図が図1に示されている。

【0058】同図に示されるように、ビジュアル計測装置100は、二次元画像の映像信号を生成して出力する撮像装置1と、この撮像装置1から出力される映像信号を取り込んで計測に必要な画像処理を実行する画像処理装置2とを、主要構成として備えている。

【0059】撮像装置1は、固体撮像素子としてのCCD撮像素子11（図中「CCD」と略す）と、転送パルス発生部12と、転送制御部13と、出力バッファ14と、転送仕様テーブル15とを含んでいる。そして、転送パルス発生部12と転送制御部13と転送仕様テーブル15とによって、本発明の駆動制御部が構成されている。

【0060】画像処理装置2は、撮像装置1からの映像信号をA/D変換するための画像入力部21と、変換処理後のデジタル画像を用いて所定の計測のための画像処理を実施する画像処理部22と、この画像処理結果を外部に出力するための出力部23とを含んでいる。

【0061】CCD撮像素子11は、本発明者が提案した新規な構成を有する。CCD撮像素子の受光面の画素配列の一例が図2に模式的に示されている。なお、この例にあっても、画素の大きさは実際よりもかなり誇張して描かれていることに注意されたい。

【0062】同図において、Phは標準的な撮像装置であるデジタルスチルカメラの視野に対応して垂直方向788行×水平方向1077列のマトリクス状に配列され

た受光画素群を構成する各受光画素、VRは受光画素群を構成する各受光画素Phの出力を各列毎に垂直方向へと移送する垂直シフトレジスタ、HRは各列の垂直シフトレジスタVRから移送されてくる電荷を受け取ると共にこれを水平方向へと移送する水平シフトレジスタ、Aoutは水平シフトレジスタHRから移送されてくる電荷を外部へ出力するための出力バッファである。

【0063】受光画素Phの中で図中ハッキングにて塗りつぶされた受光画素Ph2は所謂オプティカルブラック画素(OB画素)であり、図中ハッキングにて塗りつぶされていない白抜きの受光画素Ph1は光感応画素である。それらの受光画素Ph1, Ph2はいずれもフォトダイオードを基本とする素子構造を有する。垂直並びに水平シフトレジスタVR, HRはCCDを基本とする素子構造を有する。

【0064】先に述べたように、オプティカルブラック画素Ph2とは遮光マスクにより受光不能としたり、受光しても電荷が蓄積されないようにしたり、或いは、受光により蓄積された電荷が取り出せないようにした受光画素のことと、その出力は受光量に拘わらず常に規定の暗レベル(殆どゼロ電荷相当)に固定されている。光感応画素Ph1とはそのような特別の構造を採用しない通常の受光画素のことと、その出力は受光量に応じた明レベルとなる。

【0065】目的とする画素を、光感応画素Ph1ではなくて、オプティカルブラック画素Ph2とするための方法としては、様々な方法が考えられる。第1の方法としては、目的とする受光画素を構成する光電変換素子(例えば、フォトダイオード、フォトトランジスタ等)を遮光マスクで覆った構造とすることが挙げられる。具体的には、半導体製造プロセスにおいて、受光画素を構成するフォトダイオードの上に光を透過しないメタルマスクを形成することで遮光マスクを実現することができる。半導体製造プロセスの終了後の段階(例えば、製品購入後の段階)において、デバイスの受光面上に光を透過しないマスク(例えば、アルミ箔等)を張り付けることによっても、遮光マスクを実現することができる。

【0066】第2の方法としては、半導体製造プロセスにおいて、目的とする受光画素を構成するフォトダイオードの素子構造それ自体を改変することで、当該素子を受光不可乃至光電変換作用不能とすることが挙げられる。

【0067】第3の方法としては、半導体製造プロセスにおいて、目的とする受光画素を構成するフォトダイオードから垂直シフトレジスタへの電荷移動路を切断することが挙げられる。

【0068】第1乃至第3のいずれの方法を採用したとしても、計測用の細長い長方形視野に合うような、水平ライン総数の少ない(例えば、60~70本程度)専用のCCD撮像素子を初めから設計し直す場合よりは、設

計費用と設計時間を大幅に節減することができる。なお、第1乃至第3の方法の併用も可能であることは言うまでもない。

【0069】図2に戻って、マトリクス状に配列された受光画素群は、水平ライン総数(788本)に比べて十分に少ないライン本数(60本)の特定水平ライン帯HLBに属する第1の画素群と、特定水平ライン帯HLBに属さない第2の画素群とに分けられている。

【0070】すなわち、この例では、画面最上段から第8番目の水平ラインから第67番目の水平ラインに至る60本の水平ラインが特定水平ライン帯HLBとされ、この特定水平ライン帯HLBに含まれる画素群が第1の画素群とされている。また、画面最上段から第1番目の水平ラインから第7番目の水平ラインに至る7本の水平ライン帯、並びに、第68番目の水平ラインから最下段である第788番目の水平ラインに至る721本の水平ライン帯に含まれる画素群が第2の画素群とされている。

【0071】第1の画素群を構成する画素Phの全部又は大部分は光感応画素Ph1とされており、かつ前記第2の画素群を構成する画素Phの全部又は大部分(この例では、全部)はオプティカルブラック画素Ph2とされている。

【0072】より厳密に言えば、特定水平ライン帯HLBを構成する60本の水平ラインに属する画素の中で、画面左縁部近傍の3本の垂直ラインに属する画素と画面右縁部近傍の40本の垂直ラインに属する画素は全てオプティカルブラック画素Ph2とされている。それら左縁部3本の垂直ライン並びに右縁部40本の垂直ラインに挟まれた中央部に位置する1034本の垂直ラインに属する画素は全て光感応画素Ph1とされている。その結果、光感応画素領域(60行×1034列)は、その周囲をオプティカルブラック画素領域により囲まれ、有効画像領域の輪郭が明確化される。

【0073】同CCD撮像素子における光感応画素領域とオプティカルブラック画素領域との大小関係が実際の画面縦横比で図3に示されている。同図に示されるように、光感応画素領域(60行×1034列)は、受光面全体(788行×1077列)のほんの一部を占めるに過ぎないことが理解される。また、光感応画素領域を構成する特定水平ライン帯HLBは、水平シフトレジスタHRの存在する画面最上段に近接して配置されていることも理解される。さらに、受光面全体(788行×1077列)の大部分はオプティカルブラック画素領域により占められていることも理解される。

【0074】CCD撮像素子11の回路構成は、先に図19を参照して説明した従来素子のそれと同様であり、後述する転送パルス発生部12より出力される第1~第3の転送パルスTP1~TP3を受けて動作する。

【0075】すなわち、同CCD撮像素子において、外

部から第1の移送パルスTP1が与えられると、各垂直ラインに属する画素Phの出力（光感応画素Ph1の場合にはシャッタ開期間の蓄積電荷、又オプティカルブラック画素Ph2の場合には規定の暗レベル相当のほぼゼロ電荷）は隣接する垂直シフトレジスタVR1～VRnの該当ステージへと移送される。

【0076】外部から第2の移送パルスTP2が与えられると、各垂直シフトレジスタVR1～VRnは1ステージ分だけシフトされ、各垂直シフトレジスタVR1～VRnの先頭ステージに格納された電荷は水平シフトレジスタHRの該当ステージへと移送される。

【0077】外部から第3の移送パルスTP3が与えられると、水平シフトレジスタHRは1ステージ分だけシフトされ、水平シフトレジスタの先頭ステージに格納された電荷は出力部Aoutを介して外部へと出力される。

【0078】次に、以上説明したCCD撮像素子の駆動制御部の構成について説明する。この駆動制御部は、移送パルス発生部12と移送制御部13とを主体として構成されている。

【0079】移送ライン数指定部13は、1水平期間内に何ライン分の画像データを移送するか、並びに、各水平期間において第3の移送パルスTP3を1水平ライン画素相当数だけ出力して外部へ画像データを出力するかを設定するためのもので、設定された移送ライン数は2ビット構成の移送ライン数信号L1, L2に変換され、又外部出力の有無は出力有無信号OEに変換され、移送パルス発生部12に出力される。

【0080】移送ライン数毎の移送ライン数信号L1, L2並びに外部出力有無信号OEのデータ構成が図4(a), (b)にそれぞれ示されている。同図に示されるように、1, 2, 4, 7の各移送ライン数について、それぞれ「00」, 「10」, 「01」, 「11」のコードが割り当てられており、そのコードの上位ビットがL1として、下位ビットがL2として、それぞれ設定されている。また、出力有無信号OEについては、TP3出力無しが「0」又TP3出力有りが「1」に設定されている。

【0081】移送パルス発生部12における第1、第2、第3の移送パルスTP1, TP2, TP3の生成部の内部構成が図5に示されている。そのうち、第1の移送パルス生成部には、外部から与えられる垂直期間開始指令XVDに応答して画素電荷転用の第1の移送パルスTP1を生成出力するタイミング発生部121が含まれている。

【0082】第2の移送パルス生成部には、4個のタイミング発生部122a, 122b, 122c, 122dと、各タイミング発生部122a～122dからのパルス列を選択的に出力するマルチプレクサ123とが含まれている。

【0083】各タイミング発生部122a～122dは、それぞれ1, 2, 4, 7ライン分の転送用に用いられるもので、通常のビデオ規格の水平期間と同じ長さの期間内に、対応する転送ライン数分の第2の移送パルスTP2を出力する。各タイミング発生部122a～122dからの転送パルスTP2の出力態様が図6に示されている。

【0084】同図に示されるように、1ライン転送用のタイミング発生部122aは、水平プランギング期間内に1個のパルスを出力する。

【0085】2ライン転送用のタイミング発生部122bは、水平プランギング期間内に2個のパルスを出力する。

【0086】4ライン転送用のタイミング発生部122cは、水平プランギング期間内に2個のパルスを、また水平プランギング期間外に2個のパルスを出力する。

【0087】7ライン転送用のタイミング発生部122dは、水平プランギング期間内に2個のパルスを、また水平プランギング期間外に5個のパルスを出力する。

【0088】マルチプレクサ123は、これらタイミング発生部122a～122dの中から移送ライン数信号L1, L2の示す移送ライン数用のタイミング発生部を選択し、その信号の入力経路をCCD撮像素子11への出力経路に接続する。これにより選択されたタイミング発生部の出力パルスが移送パルスTP2として採用され、CCD撮像素子11へと与えられる。

【0089】なお、ここでは図示しないが、第1の移送パルスTP1の生成部も、上記と同様に、各移送ライン数用の4個のタイミング発生部とマルチプレクサにより構成される。このうち1ライン転送用のタイミング発生部は、通常のビデオ規格に基づくタイミングでパルス信号を1個出力するのに対し、2ライン～7ライン転送用の各タイミング発生部は、移送ライン数で定まる1画面分の電荷の出力期間毎にパルス信号を1個出力する。マルチプレクサが前記と同様に移送ライン数信号L1, L2に対応するタイミング発生部を選択することにより、そのタイミング発生部の出力パルスが移送パルスTP1として出力され、CCD撮像素子11に与えられる。

【0090】第3の移送パルス生成部には、1ライン画素相当数分の第3の移送パルスTP3を生成出力するタイミング発生部124と、出力有無信号OEに応答して第3の移送パルスTP3の外部出力可否を制御するゲート回路125が含まれている。出力有無信号OEが「1」のときにゲート125は開き、出力有無信号OEが「0」のとき、ゲート125は閉じる。

【0091】図2を参照して先に説明したように、この実施形態のCCD撮像素子11にあっては、受光面上の8～67ラインの60ラインが光感応画素領域（有効画像領域と）とされ、1～7ラインの7ライン並びに68

～788の720ラインが前段及び後段のオプティカルブラック画素領域（不要画像領域）とされる。応答性の良好なビジュアル計測装置を実現するためには、このような一画面分の画像データ（信号電荷）を、有効画像領域のデータを壊すことなく、できる限り速やかに読み出す必要がある。そのための高速画像読出方式としては、2種類の方式が考えられる。

【0092】第1の高速画像読出方式では、前記駆動制御部は、毎垂直期間の初めに、受光画素Phから各列の垂直シフトレジスタVR1～VRnへと信号電荷を取り込ませる信号電荷取込処理と、前段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を水平シフトレジスタHRへと落し込ませる前段オプティカルブラック画素領域対応処理と、光感応画素領域から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を、各列の垂直シフトレジスタVR1～VRnの転送と水平シフトレジスタHRの転送とを適宜に連繋して外部に読み出させる光感応画素領域対応処理とを、後段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を水平シフトレジスタHRへと落し込ませる後段オプティカルブラック画素領域対応処理を途中に挟むことなく繰り返すように構成され、それにより、後段オプティカルブラック画素領域対応処理を行わない分だけ、1画面読出周期を短縮する。

【0093】第2の高速画像読出方式では、前記駆動制御部は、毎垂直期間の初めに、受光画素から各列の垂直シフトレジスタVR1～VRnへと信号電荷を取り込ませる信号電荷取込処理と、前段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を水平シフトレジスタHRへと落し込ませる前段オプティカルブラック画素領域対応処理と、光感応画素領域から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を、各列の垂直シフトレジスタVR1～VRnの転送と水平シフトレジスタHRの転送とを適宜に連繋して外部に読み出す光感応画素領域対応処理と、後段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を水平シフトレジスタHRへと落し込ませる後段オプティカルブラック画素領域対応処理とを、繰り返し実行するように構成されており、それにより、前段並びに後段のオプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を水平シフトレジスタHRに高速に落し込ませる分だけ、1画面読出周期を短縮する。

【0094】第1の高速画像読出方式の具体的な一例を図7～図12を参照して説明する。この例にあっては、駆動制御部（転送パルス発生部12と転送制御部13などで構成される）は、信号電荷取込処理（A）と前段オプ

ティカルブラック画素対応処理（B）と光感応画素領域対応処理（C）とを、後段オプティカルブラック画素領域対応処理（D）を途中に挟むことなく繰り返す。

【0095】ここで、信号電荷取込処理（A）とは、毎垂直期間の初めに、受光画素Ph（m, n）から各列の垂直シフトレジスタVR1～VRnへと信号電荷を取り込ませる処理である。

【0096】また、前段オプティカルブラック画素対応処理（B）とは、前段オプティカルブラック画素領域（1～7ライン）から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を水平シフトレジスタHRへと落し込ませる処理である。

【0097】また、光感応画素領域対応処理（C）とは、光感応画素領域（8～67ライン）から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を、各列の垂直シフトレジスタVR1～VRnの転送と水平シフトレジスタHRの転送とを適宜に連繋して外部に読み出させる光感応画素領域対応処理である。

【0098】さらに、後段オプティカル画素領域対応処理（D）とは、後段オプティカルブラック画素領域（68～788ライン）から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を水平シフトレジスタHRへと落し込ませる後処理である。

【0099】前段オプティカルブラック画素領域対応処理（B）は、この例では、1水平期間毎に7段の連続垂直転送を行う動作を含んでいる。そして、この1水平期間毎に7段の連続垂直転送を行う動作は、水平シフトレジスタの転送を当該水平期間中に停止したまで行なわれる（図9参照、図10参照）。

【0100】光感応画素領域対応処理（C）は、この例では、2段の連続垂直転送動作と1水平ライン画素数に相当する段数の連続水平転送動作とを、1水平期間内において時間帯を前後にずらして行わせる処理を含んでいる。後述するように、この例では、2段の連続垂直転送動作は水平プランギング期間内に行われる（図9、図11参照）。

【0101】この第1の高速画像読出方式にて使用される転送仕様テーブル15の設定例が図7に示されている。同図に示されるように、この転送仕様テーブル15には、何度目の水平期間であるかを示す水平期間カウンタ値に対応させて、それぞれその水平期間における転送ライン数並びに出力有無の設定値が、転送ライン数信号L1, L2の形式により記憶されている。

【0102】この例は、前段オプティカルブラック画素領域に対応する映像信号を1水平期間に7ライン連続して転送し、続く光感応画素領域に対応する映像信号を1水平期間毎に2ラインずつ転送するように設定した例であって、最初の1回の水平期間における転送ライン数を7ラインとした後、2～31番目の水平期間における転送ラインを2ラインに設定している。また、水平転送に

よる出力の有無については、最初の1回の水平期間における出力有無は『無し』、その後、2～31番目の水平期間における出力有無は『有り』とされる。

【0103】図1に戻って、転送制御部13は、各水平期間毎に転送仕様テーブル15に記憶された各転送ライン数信号L1, L2並びに出力有無信号OEの設定値を読み込んで、各転送ライン数信号L1, L2並びに出力有無信号OEをその設定値に応じたレベルに設定し、転送パルス発生部12に出力する。転送パルス発生部12は、転送仕様テーブル15にセットされた水平期間カウンタのMAX値(図7では「31」)に基づき第1の転送パルスの出力タイミングを設定する(すなわち、ビデオ規格の垂直期間の31/788の時間間隔で転送パルスTP1を出力することになる)。

【0104】転送パルス発生部12は、各水平期間毎に、転送制御部13より与えられた転送ライン数信号L1, L2並びに出力有無信号OEに基づき第2の転送パルスTP2の出力回数並びに第3の転送パルスTP3の出力有無を設定して、CCD撮像素子11に対する一連の制御を実施する。

【0105】なお、画像処理装置2は、必要に応じて画像処理部22より転送仕様テーブル15の各転送ライン数並びに出力有無の値を設定するように構成される。

【0106】転送制御部13において実行される転送制御処理の概略が図8のフローチャートに示されている。なお、この転送制御処理は、転送パルス発生部12から到来する水平期間開始信号HD(図9参照)の到来に応答して起動される。その後の一連の動作は、転送制御部13に内蔵される水平期間カウンタLCの値に基づき周期的に繰り返される。

【0107】今仮に、水平期間カウンタLCがクリアされていると想定する。この状態において、水平期間開始信号HDが到来すると、図8の処理が起動されて、水平期間カウンタLCの値は「0」から「1」へとカウントアップされる(ステップ801)。

【0108】水平期間カウンタLCの値が「1」になると、カウント値「1」を引数として転送仕様テーブル15が参照され、これにより転送ライン数信号L1, L2並びに出力有無信号OEの設定値が読み出される。図4の換算表から明らかのように、このとき、転送ライン数は「7」となり、水平転送による外部出力は「無し」とされる(ステップ802)。

【0109】転送仕様テーブル15から読み出された設定値の内容に応じて、転送ライン数信号L1, L2並びに水平転送有無信号OEの値は、L1=1, L2=1, OE=0にそれぞれ設定される(ステップ803)。すると、図9並びに図10に示されるように、カウント値「1」に対応する最初の水平期間では、水平転送用の第3の転送パルスを出力することなく、垂直転送用の第2の転送パルスだけが7個連続して転送パルス発生部12

から出力される。その結果、映像信号中にはなにも出力されない(空状態)ものの、水平シフトレジスタHRの各ステージには、1～7ラインの7ライン分の電荷が落とし込まれて重畳される。その後、処理は終了して(ステップ804NO)、次の水平期間開始信号HDの到来を待機する状態となる。

【0110】2番目の水平期間開始信号HDが到来すると、図8の処理が起動されて、水平期間カウンタLCの値は「1」から「2」へとカウントアップされる(ステップ801)。

【0111】水平期間カウンタLCの値が「2」になると、カウント値「2」を引数として転送仕様テーブル15が参照され、これにより転送ライン数信号L1, L2並びに出力有無信号OEの設定値が読み出される。図4の換算表から明らかのように、このとき、転送ライン数は「2」となり、水平転送による外部出力は「有り」とされる(ステップ802)。

【0112】転送仕様テーブル15から読み出された設定値の内容に応じて、転送ライン数信号L1, L2並びに水平転送有無信号OEの値は、L1=0, L2=1, OE=1にそれぞれ設定される(ステップ803)。すると、図9並びに図11に示されるように、カウント値「2」に対応する2番目の水平期間では、転送パルス発生部12からは、垂直転送用の第2の転送パルスTP2が水平プランキング期間中に2個出力されたのち、水平プランキング期間の終了を待って、水平転送用の第3の転送パルスTP3が1水平ライン画素相当数だけ出力される。

【0113】第2の転送パルスTP2が水平プランキング期間中に2個出力されると、水平シフトレジスタHRの各ステージに蓄積された1～7ラインの7ライン分の電荷の上に、さらに、8, 9ラインの2ライン分の電荷が落とし込まれ、全体として1～9ラインの9ライン分の電荷が重畳される。その後、水平転送用の第3の転送パルスTP3が1水平ライン画素相当数だけ出力されると、上記の重畳された9ライン分の電荷は映像信号中に出力される。図9にハッチングにて又図11に点線で囲んで示されるように、この9ライン分の電荷が重畳された映像信号部分は、OB不要映像信号となる。結果として、映像信号中の最初の2ラインは無効画像部分となる。その後、処理は終了して(ステップ804NO)、次の水平期間開始信号HDの到来を待機する状態となる。

【0114】3番目の水平期間開始信号HDが到来すると、図8の処理が起動されて、水平期間カウンタLCの値は「2」から「3」へとカウントアップされる(ステップ801)。

【0115】水平期間カウンタLCの値が「3」になると、カウント値「3」を引数として転送仕様テーブル15が参照され、これにより転送ライン数信号L1, L2

並びに出力有無信号OEの設定値が読み出される。図4の換算表から明らかのように、このときも転送ライン数は「2」となり、水平転送による外部出力は「有り」とされる(ステップ802)。

【0116】転送仕様テーブル15から読み出された設定値の内容に応じて、転送ライン数信号L1, L2並びに水平転送有無信号OEの値は、L1=0, L2=1, OE=1にそれぞれ設定される(ステップ803)。すると、図9並びに図11に示されるように、カウント値「3」に対応する3番目の水平期間では、転送パルス発生部12からは、垂直転送用の第2の転送パルスTP2が水平プランギング期間中に2個出力されたのち、水平プランギング期間の終了を待って、水平転送用の第3の転送パルスTP3が1水平ライン画素相当数だけ出力される。

【0117】第2の転送パルスTP2が水平プランギング期間中に2個出力されると、水平シフトレジスタHRの空の状態にある各ステージには、10, 11ラインの2ライン分の電荷が落とし込まれて重畳される。このとき、水平シフトレジスタHRの各ステージ上の電荷は、2ライン分が重畳されていると言え、未だ、原画像の特徴を十分に残している。その後、水平転送用の第3の転送パルスTP3が1水平ライン画素相当数だけ出力されると、上記の重畳された2ライン分の電荷は映像信号中に出力される。図9および図11に示されるように、この10~11の2ライン分の電荷が重畳された映像信号部分は、有効映像信号となる。

【0118】以後、4番目~31番目の水平期間開始信号HDが到来したときの動作は、3番目の垂直期間開始信号HDが到来したときの動作と同様である。そのため、4番目~31番目の垂直期間開始信号HDの到来に際しては、図9および図11に示されるように、12, 13ライン、14, 15ライン、~66, 67ラインの各2ラインが重畳された映像信号が順次に出力される。

【0119】31番目の水平期間開始信号が到来すると、ラインカウンタLCの値が最大値に達して(ステップ804 YES)、垂直期間開始指令XVDが出力され(ステップ805)、その後、水平期間カウンタLCの内容は「0」にクリアされる(ステップ806)。この垂直期間開始指令XVDを受けて、転送パルス発生部12から画素電荷取込用の第1の転送パルスTP1が出力され、以後、68~788ラインの信号電荷は垂直シフトレジスタVR1~VRn上に取り残したまま、以上説明した1番目乃至31番目の水平期間開始信号到来時の処理が繰り返される。

【0120】2番目以降の画素電荷取込用の転送パルスTP1が出力されると、各受光画素Ph(m, n)から各列の垂直シフトレジスタVR1~VRnに対して、再び、信号電荷が取り込まれる。このとき、光感応画素領域に位置する垂直シフトレジスタVR1~VRnの各ス

テージには、後段オプティカルブラック画素領域から転送されてきた電荷が存在する筈である。しかし、この後段オプティカルブラック画素領域からの電荷は極めて僅か若しくはゼロに等しいものであるから、その上に有効画像電荷が取り込まれて重畳されたとしても、所謂二重取り現象のために有効画像が劣化する虞はない。すなわち、後段オプティカルブラック画素領域からの電荷の上に上書きしても二重取り現象は生じないのである。

【0121】したがって、この第1の高速画像読出方式によれば、68~788ラインの信号電荷を垂直シフトレジスタVR1~VRn上に取り残したまま、次の撮影に移ることができるため、単位時間毎の撮影コマ数を増加させて、所謂高速撮影が可能となる。

【0122】第1の高速画像読出方式を採用して取得された1画面分の画像データが図12に表にして示されている。同図に示されるように、1~2ラインの2ライン分が無効画像とされ、3~31ラインの29ライン分が有効画像とされる。

【0123】このようにして生成された画像データが画像処理装置2に取り込まれると、画像処理部22は、有効画像領域の画像データに対し、例えば、2値化処理、エッジ抽出処理などの手法を用いて画像上の対象物を抽出した後、抽出された対象物について、面積、重心位置などの特徴量を計測する。なお、この特徴量計測処理の具体的な内容は、ビジュアル計測装置が変位センサ、3Dセンサ、測長センサ、バーコードリーダ等のいずれに相当するかで決定される。

【0124】このとき、1画面分の画像データは通常の約1/25の時間で取り込まれるので、画像入力にかかる時間が大幅に短縮され、処理効率が向上する。しかも、水平シフトレジスタHR上で電荷が飽和するがないため、飽和によるスミヤ発生により有効画像領域の画像が劣化する虞もない。加えて、詳細な処理が必要な有効画像領域については、通常のビデオ規格で生成された画像データと同様の解像度の画像データを取得できるので、計測処理の精度を維持できる。

【0125】その後、さらに必要に応じてこの計測結果をあらかじめ設定された基準値と比較して対象物の良否を判定する。この計測結果や判定結果は、出力部23を介してモニタなどの外部装置に出力される。

【0126】つぎに、第2の高速画像読出方式の具体的な一例を図13~図15を参照して説明する。この例にあっては、駆動制御部(転送パルス発生部12と転送制御部13とで構成される)は、信号電荷取込処理(A)と前段オプティカルブラック画素領域対応処理(B)と光感応画素領域対応処理(C)と後段オプティカルブラック画素領域対応処理(D)とを、繰り返し実行するように構成されており、それにより、前段並びに後段のオプティカルブラック画素領域(B), (D)から取り込まれた各列の垂直シフトレジスタVR1~VRn上の信

号電荷を水平シフトレジスタHRに高速に落とし込ませる分だけ、1画面読出周期を短縮する。

【0127】ここで、信号電荷取込処理(A)とは、毎垂直期間の初めに、受光画素Ph(m, n)から各列の垂直シフトレジスタVR1～VRnへと信号電荷を取り込ませる処理である。

【0128】前段オプティカルブラック画素領域対応処理(B)とは、前段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を水平シフトレジスタHRへと高速に落とし込ませる処理である。

【0129】光感応画素領域対応処理(C)とは、光感応画素領域から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を、各列の垂直シフトレジスタVR1～VRnの転送と水平シフトレジスタHRの転送とを適宜に連繋して外部に読み出す処理である。

【0130】後段オプティカルブラック画素領域対応処理(D)とは、後段オプティカルブラック画素領域から取り込まれた各列の垂直シフトレジスタVR1～VRn上の信号電荷を水平シフトレジスタHRへと高速に落とし込ませる処理である。

【0131】前段オプティカルブラック画素領域対応処理(B)、および／または、後段オプティカルブラック画素領域対応処理(D)は、この例では、1水平期間毎に7段の連続垂直転送を行う動作を、1若しくは2以上の水平期間に亘り、繰り返し行わせる処理を含んでいる。そして、この1水平期間毎に7段の連続垂直転送を行う動作は、水平シフトレジスタHRの転送を当該水平期間中に亘り停止したまで行われる(図14参照)。

【0132】光感応画像領域対応処理(C)は、2段の連続垂直転送動作と1水平ライン画素数に相当する段数の連続水平転送動作とを、1水平期間内において時間帯を前後にずらして行わせる処理を含んでいる(図14参照)。

【0133】この第2の高速画像読出方式にて使用される転送仕様テーブル15の設定例が図13に示されている。同図に示されるように、この転送仕様テーブル15には、何度目の水平期間であるかを示す水平期間カウント値に対応させて、それぞれその水平期間における転送ライン数並びに出力有無の設定値が、転送ライン数信号L1, L2の形式により記憶されている。

【0134】この例は、前段オプティカルブラック画素領域に対応する映像信号を1水平期間に7ライン連続して転送し、続く光感応画素領域に対応する映像信号を1水平期間毎に2ラインずつ転送するように設定し、続く後段オプティカルブラック画素領域を1水平期間に7ライン連続して転送した例であって、最初の1回の水平期間における転送ライン数を7ラインとした後、2～31番目の水平期間における転送ラインを2ラインに設定し、さらに、32～134番目の水平期間における転送

ラインを7ラインに設定している。また、水平転送による出力の有無については、最初の1回の水平期間における出力有無は『無し』、その後、2～31番目の水平期間における出力有無は『有り』、その後、32～134番目の水平期間における出力有無は再び『無し』とされる。

【0135】転送制御部13において実行される転送制御処理は、基本的には図8のフローチャートに示されているものと同様である。そのため、再度同フローチャートを参照しつつ、第2の高速画像読出方式について説明する。

【0136】水平期間カウンタLCのカウント値「1」～「31」に至る間の動作は、第1の高速画像読出処理と同様である。すなわち、カウント値「1」、「2」に対応する水平期間(主として、前段オプティカルブラック画素領域)では、水平シフトレジスタHRの各ステージに蓄積された1～7ラインの7ライン分の電荷の上に、さらに、8, 9ラインの2ライン分の電荷が落とし込まれ、全体として1～9ラインの9ライン分の電荷が重畳され、映像信号中のカウント値「2」の垂直期間に outputされる。この9ライン分の電荷が重畳された映像信号部分は、OB不要映像信号となり、結果として、映像信号中の最初の2ラインは無効画像部分となる(図14のカウント値「1」、「2」参照)。

【0137】カウント値「3」～「31」に対応する3番目～31番目の水平期間(主として、光感応画素領域)では、10, 11ライン、12, 13ライン、14, 15ライン、～66, 67ラインの各2ラインが重畳された映像信号が順次に出力される。これらの2ライン分の電荷が重畳された映像信号部分は、有効映像信号となる(図14のカウント値「3」～「31」参照)。

【0138】カウント値「32」～「134」に対応する32番目～134番目の水平期間(主として、後段オプティカルブラック画素領域)では、転送パルス発生部12からは、水平期間毎に垂直転送用の第2の転送パルスTP2が水平ブランкиング期間中に2個出力されるものの、水平ブランкиング期間が終了しても、水平転送用の第3の転送パルスTP3は出力されず、その結果、映像信号中にはなにも出力されない(図14のカウント値「32」～「134」参照)。

【0139】第2の高速画像読出方式を採用して取得された1画面分の画像データが図15に表にして示されている。同図に示されるように、1～2ラインの2ライン分が前段無効画像とされ、3～31ラインの29ライン分が有効画像とされ、32～134ラインの103ライン分が後段無効画像とされる。

【0140】このようにして生成された画像データが画像処理装置2に取り込まれると、画像処理部22は、有効画像領域の画像データに対し、例えば、2値化処理、エッジ抽出処理などの手法を用いて画像上の対象物を抽

出した後、抽出された対象物について、面積、重心位置などの特徴量を計測する。

【0141】このとき、1画面分の画像データは通常の約1/5の時間で取り込まれるので、画像入力にかかる時間が大幅に短縮され、処理効率が向上する。しかも、オプティカルブラック画素からの電荷を多数加算しても、水平シフトレジスタHR上で電荷が飽和するがないため、飽和によるスミヤ発生により有効画像領域の画像が劣化する虞もない。加えて、詳細な処理が必要な有効画像領域については、通常のビデオ規格で生成された画像データと同様の解像度の画像データを取得できるので、計測処理の精度を維持できる。

【0142】その後、さらに必要に応じてこの計測結果をあらかじめ設定された基準値と比較して対象物の良否を判定する。この計測結果や判定結果は、出力部23を介してモニタなどの外部装置に出力される。

【0143】上述の撮像装置1を構成するCCD撮像素子11のベースとなる画素配列としては、標準的なデジタルスチルカメラの画面縦横比に対応した普及型CCD撮像素子の画素配列をそのまま採用することができる。そのため、特別な画素配列を新たに設計し直す必要はないことから、開発費用乃至開発期間を節減することができ、低コストに提供することができる。

【0144】上述の撮像装置の好適な用途としては、光切断法を検出原理とする変位センサ、3Dセンサ、測長センサ、バーコードリーダ等が挙げられる。これらのセンサに必要な被写体視野は細長くかつ長手方向への高い分解能を必要とされる一方、これと直交する方向へもある程度の分解能があれば、計測状態の生画像や計測光形状等の確認もできる。上述のCCD撮像素子では、変位測定に必要な長辺方向については1034画素の分解能を得ることができ、また短辺方向については最大60画素の分解能を得ることができる。

【0145】本発明の撮像装置を光切断法を検出原理とする変位センサに使用した応用例が図16に概略的に示されている。同図(a)は変位センサヘッド部の模式的斜視図、同図(b)は変位センサヘッド部の模式的断面図である。

【0146】図において、3は測定対象物、4は測定用のラインビーム(断面ライン状のビーム)、5は反射光、6はレンズ系、7は二次元撮像素子、8は二次元撮像素子の水平走査方向、9は二次元撮像素子の垂直走査方向、10は二次元撮像素子の受光面上における特定水平ライン帯である。なお、ラインビーム4としては、この例では、0.1×5mmの線幅規格のものが使用されている。測定対象物3の高さ変位は、二次元撮像素子9の水平走査方向におけるラインビーム反射光の光像位置の変位として表れる。特定水平ライン帯10で構成される細長い視野はこの変位に沿った方向へと向けられている。また、細長い視野の幅方向には、高さ変位の幅方向

分布がある程度の分解能で表れるから、ラインビームの光像と測定対象物3の生画像との重ね合わせ視認により測定点の位置合わせ等が容易となる。

【0147】

【発明の効果】以上の説明で明らかのように、この発明の撮像装置によれば、細長い視野を画質劣化を来すことなく高速に撮影することができ、しかも低コストに製造が可能である。そのため、本発明によれば、細長い視野から必要な解像度で高速に画像データを取得して高応答で計測処理を実施することができ、しかも低コストに製造が可能なビジュアル計測装置(例えば、光切断法応用の変位センサ、3Dセンサ、測長センサ、バーコードリーダ等)を提供することができる。

【図面の簡単な説明】

【図1】本発明が適用されたビジュアル計測装置の構成を示すブロック図である。

【図2】本発明撮像装置の使用素子における受光面上の画素配列を模式的に示す図である。

【図3】本発明撮像装置の使用素子における光感応画素領域とオプティカルブラック画素領域との関係を実際の画面縦横比で示す図である。

【図4】L1, L2, OEの意味内容を示す図である。

【図5】転送パルス発生部の内部構成を示す図である。

【図6】水平転送パルス(TP2)の出力態様を示すタイムチャートである。

【図7】転送仕様テーブルの構成を示す図(第1の高速画像読出方式)である。

【図8】転送制御部の動作を示すフローチャートである。

【図9】撮像素子の一駆動例を示すタイムチャート(第1の高速画像読出方式)である。

【図10】図9のタイムチャートの要部を示す図である。

【図11】図9のタイムチャートの要部を示す図である。

【図12】本発明素子の一駆動例における1画面分のデータ構成を示す図(第1の高速画像読出方式)である。

【図13】転送仕様テーブルの構成を示す図(第2の高速画像読出方式)である。

【図14】撮像素子の一駆動例を示すタイムチャート(第2の高速画像読出方式)である。

【図15】本発明素子の一駆動例における1画面分のデータ構成を示す図(第2の高速画像読出方式)である。

【図16】本発明撮像装置の一応用例を示す図である。

【図17】従来素子における受光面上の画素配列を模式的に示す図である。

【図18】従来素子における光感応画素領域とオプティカルブラック画素領域との関係を実際の画面縦横比で示す図である。

【図19】従来素子における電荷移送動作を説明するた

めのブロック図である。

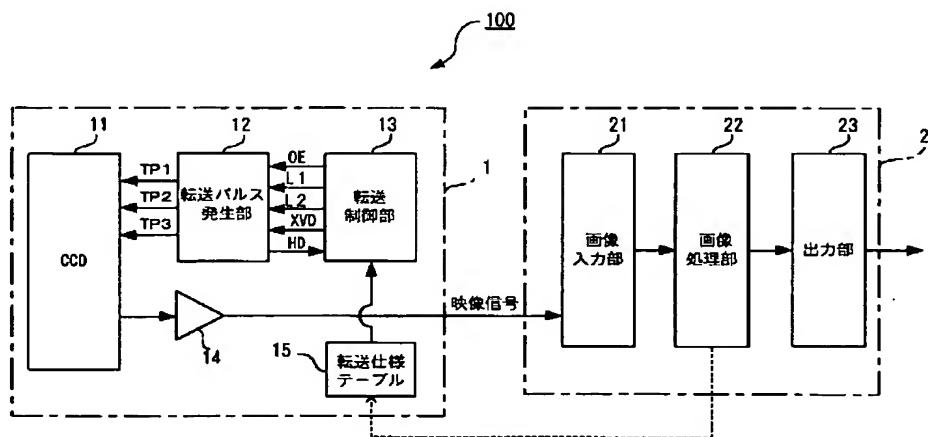
【図20】従来の撮像装置から得られる映像信号のタイムチャートである。

【符号の説明】

- 1 撮像装置
- 2 画像処理装置
- 3 測定対象物
- 4 測定用のラインビーム（断面ライン状のビーム）
- 5 反射光
- 6 レンズ系
- 7 二次元撮像素子
- 8 二次元撮像素子の水平走査方向
- 9 二次元撮像素子の垂直走査方向
- 10 二次元撮像素子の受光面上における特定水平ライン帯
- 11 CCD撮像素子
- 12 転送パルス発生部
- 13 転送制御部
- 14 転送制御部
- 15 転送仕様テーブル

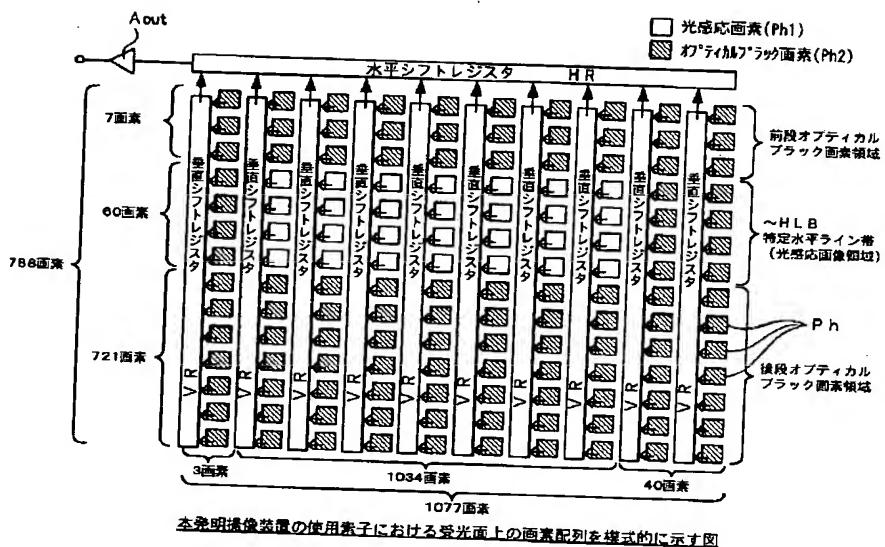
- 14 出力バッファ
- 15 転送仕様テーブル
- 21 画像入力部
- 22 画像処理部
- 23 出力部
- 100 ビジュアル計測装置
- 121 画素電荷取込用のタイミング発生部
- 122a 1ライン垂直転送用のタイミング発生部
- 122b 2ライン垂直転送用のタイミング発生部
- 122c 4ライン垂直転送用のタイミング発生部
- 122d 7ライン垂直転送用のタイミング発生部
- 123 マルチプレクサ
- 124 水平転送用のタイミング信号発生部
- 125 ゲート回路
- L1, L2 転送ライン数信号
- TP1 電荷取込用の転送パルス
- TP2 垂直転送用の転送パルス
- TP3 水平転送用の転送パルス

【図1】

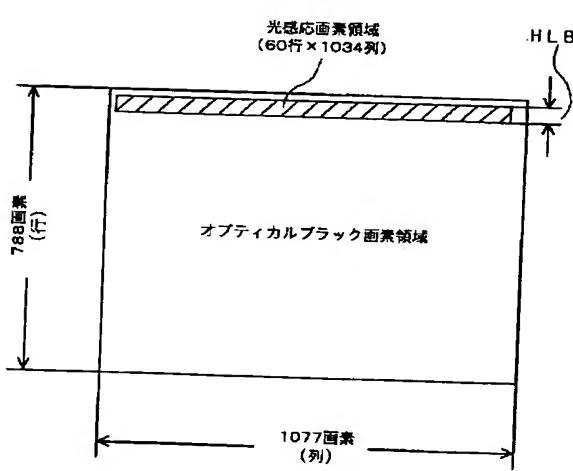


本発明が適用されたビジュアル計測装置の構成を示すブロック図

【図2】



【図3】



【図4】

L1	L2	転送ライン数
0	0	1
1	0	2
0	1	4
1	1	7

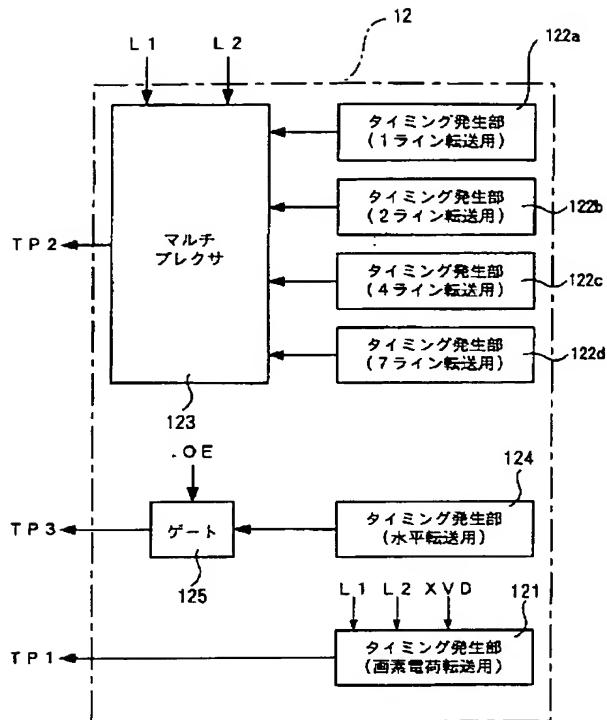
(a) L1, L2の状態と転送ライン数との関係

OE	TP3出力
0	無
1	有

(b) OEの状態とTP3出力有無との関係

L1, L2, OEの意味内容を示す図

【図5】



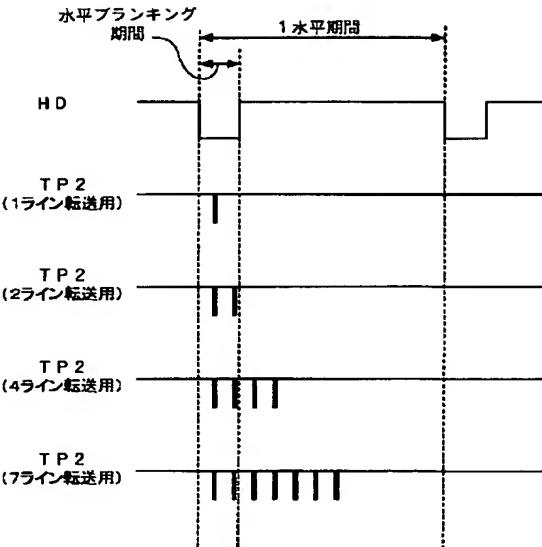
転送パルス発生部の内部構成を示す図

【図7】

水平期間 カウンタ値	L2	L1	OE
1	1	1	0
2	1	0	1
⋮	⋮	⋮	⋮
31	1	0	1

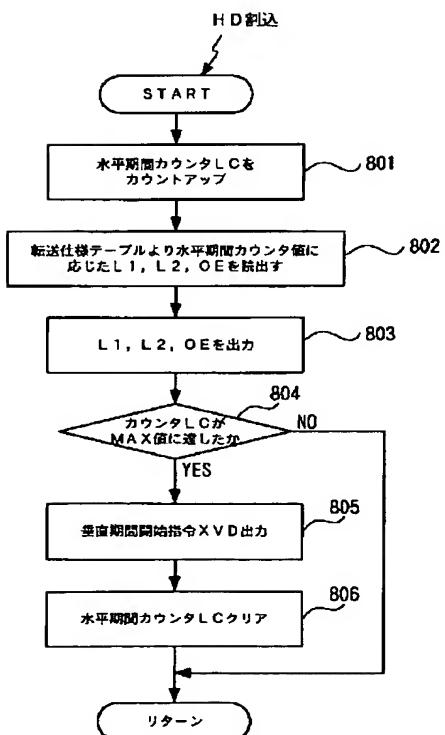
転送仕様テーブルの内容を示す図（第1の高速画像読み出し方式）

【図6】



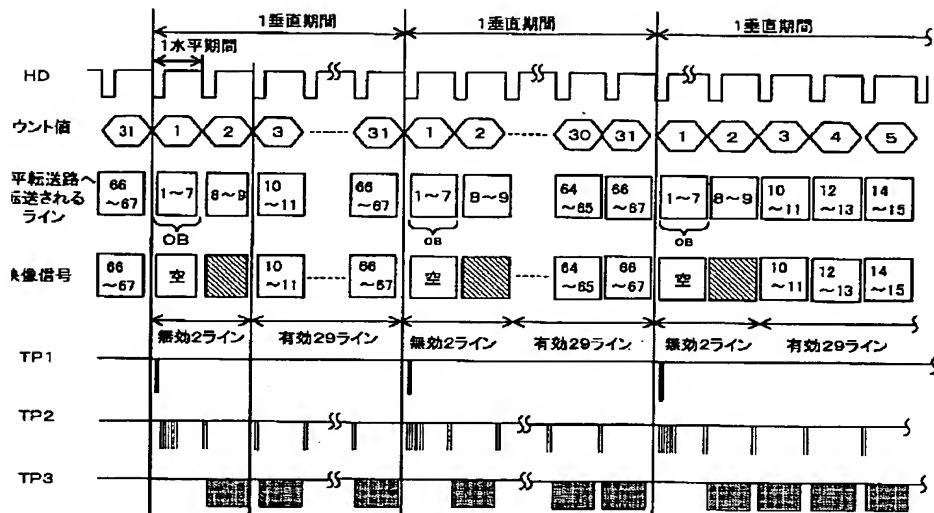
水平転送用パルス (TP2) の出力波形を示すタイムチャート

【図8】



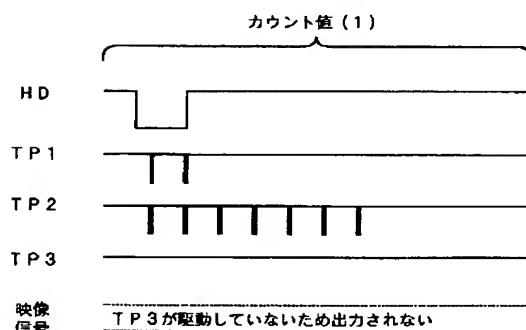
転送制御部の動作を示すフローチャート

【図9】



撮像素子の一駆動例を示すタイムチャート(第1の高速画像読み出し方式)

【図10】



【図12】

出力ライン番号	内 容
1	空(非出力)
2	水平ライン1~9の9ライン加算値
3	水平ライン10, 11の2ライン加算値
...	...
31	水平ライン66, 67の2ライン加算値

本発明素子の一駆動例における1画面分のデータ構成を表にして示す図(第1の高速画像読み出し方式)

図9のタイムチャートの要部を説明する図

【図11】

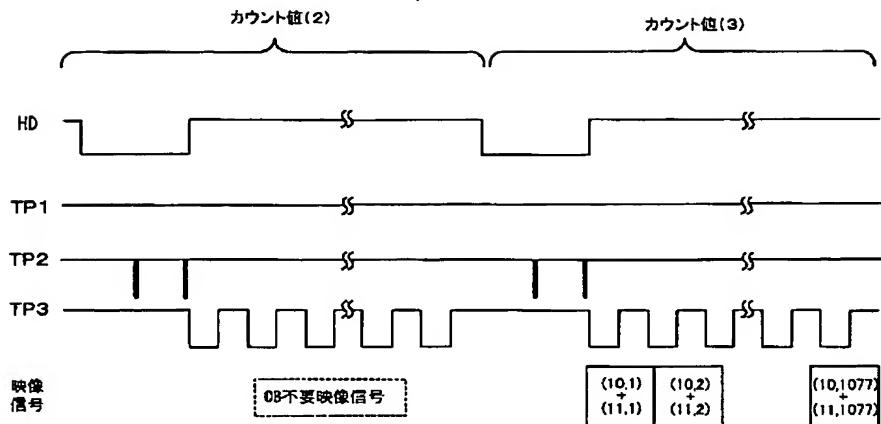


図9のタイムチャートの要部を説明する図

【図13】

水平期間 カウンタ値	L 2	L 1	OE
1	1	1	0
2	1	0	1
⋮	⋮	⋮	⋮
3 1	1	0	1
3 2	1	1	0
⋮	⋮	⋮	⋮
1 3 4	1	1	0

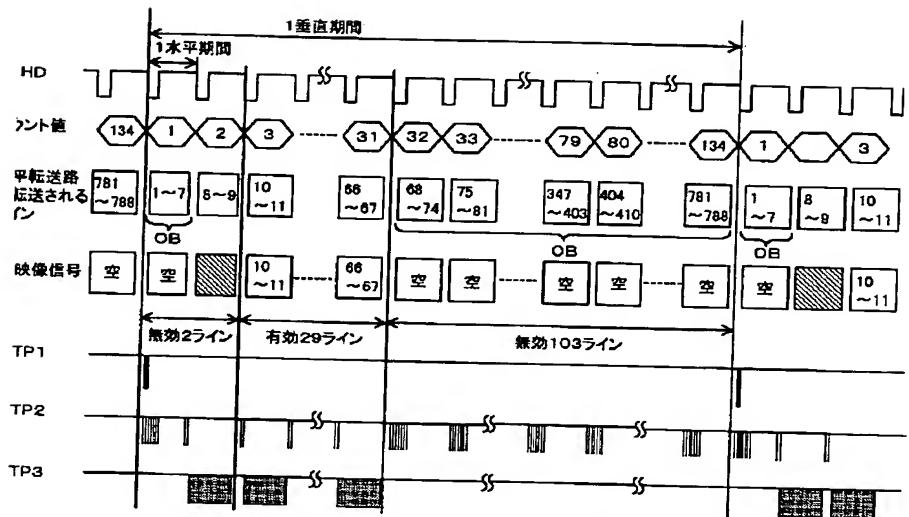
【図15】

出力ライン番号	内 容
1	空(非出力)
2	水平ライン68～788, 1～9の730ライン加算値
3	水平ライン10, 11の2ライン加算値
...	...
31	水平ライン66, 67の2ライン加算値
32	空(非出力)
...	...
134	空(非出力)

転送仕様テーブルの内容を示す図（第2の高速画像読出方式）

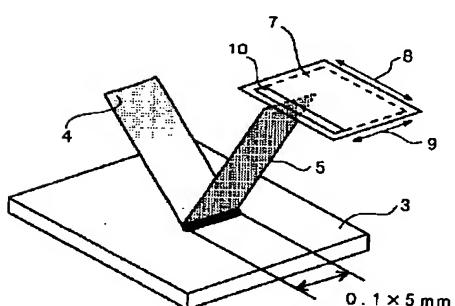
本発明素子の一駆動例における1画面分の
データ構成を表にして示す図(第2の高速画像読出方式)

【図14】

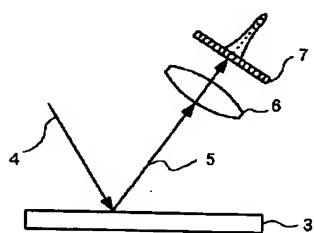


送信素子の一駆動例を示すタイムチャート(第2の高速画像読み出し方式)

【図16】

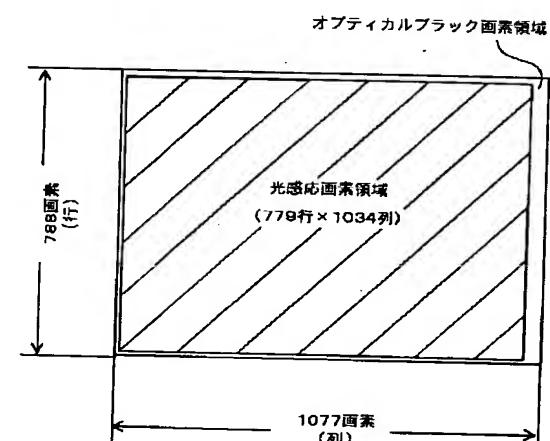


(a) 変位センサヘッド部の模式的斜視図



(b) 変位センサヘッド部の模式的断面図

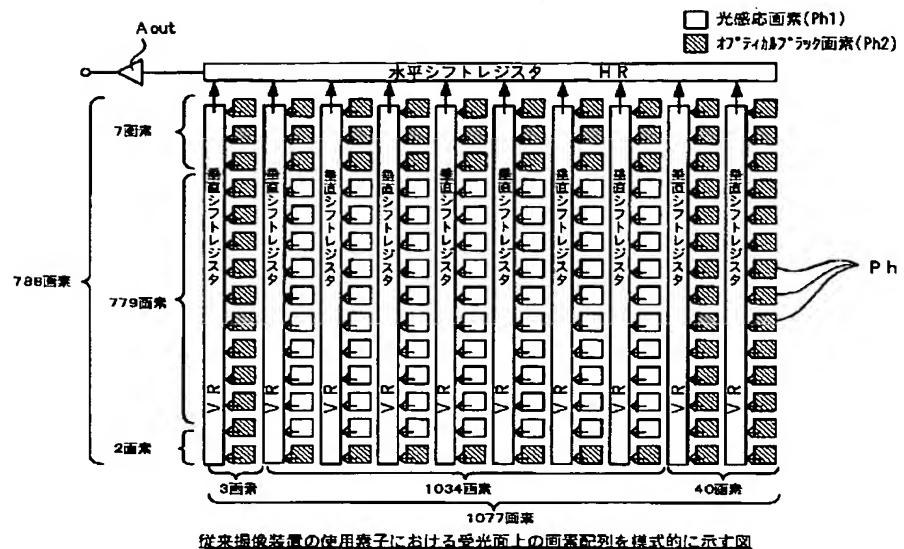
【図18】



従来撮像装置の使用素子における光感応画素領域とオブティカル
ブラック画素領域との関係を実際の画面縦横比で示す図

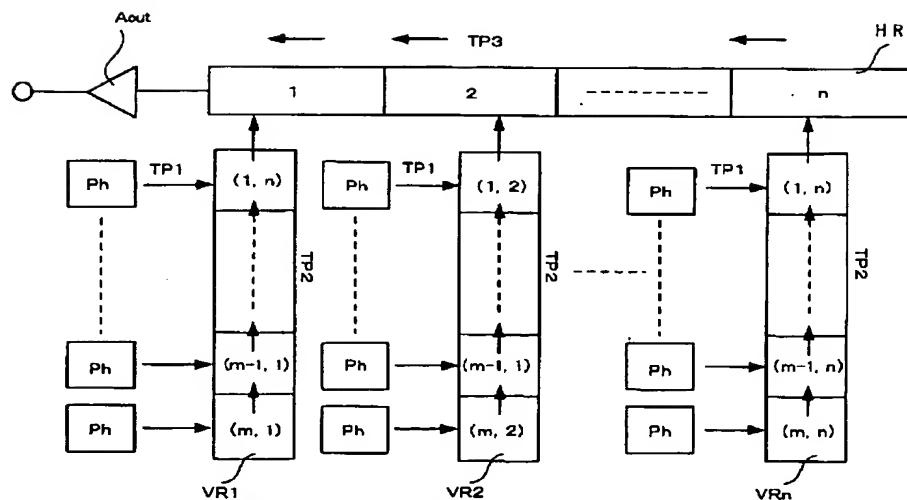
本発明撮像装置の一応用例を示す図

【図17】



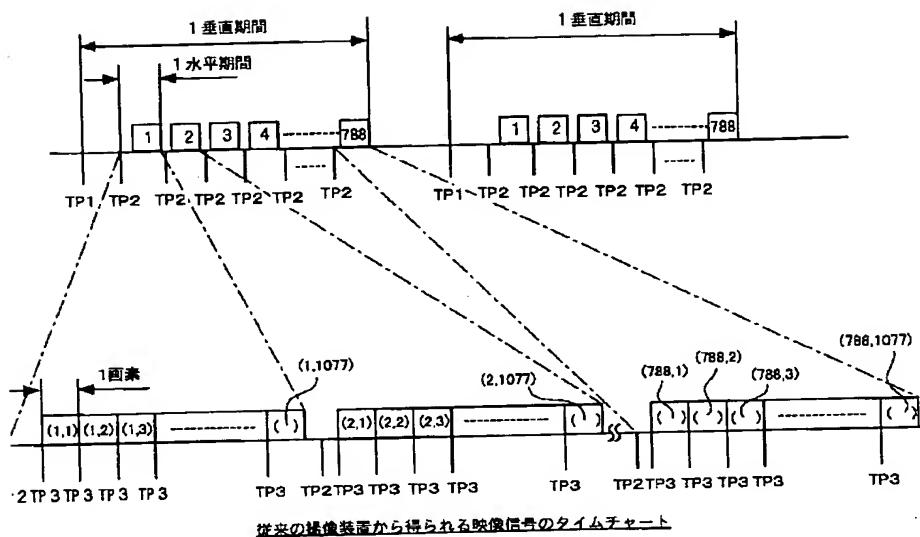
従来撮像装置の使用素子における受光面上の画素配列を模式的に示す図

【図19】



従来素子における電荷移動動作を説明するためのブロック図

【図20】



フロントページの続き

(51) Int.C1.7
H 0 4 N 7/18

識別記号

F I
H 0 4 N 7/18マーク (参考)
C

Fターム(参考) 2F065 AA03 BB11 DD06 FF04 JJ26
 QQ31 RR05
 5B072 AA01 CC24 LL19
 5C022 AA01 AA13 AA14 AB64 AC42
 AC54 AC69
 5C024 AX01 BX00 BX01 CX13 DX01
 EX42 GY01 GZ36 HX02 HX18
 HX23 HX28 HX29 HX31 JX21
 JX35
 5C054 CC00 EA01 EH00 FC05 FC14
 FC15 FD00 HA05